

# Ein wiederverwendbarer VHDL / IP-Core zur Überwachung der Alterung von sensitiven mikroelektronischen Schaltungen

Josef Schmid, Hans Rauch

iSyst Intelligente Systeme GmbH  
Nürnberg

Josef.Schmid@iSyst.de

**Abstract** - Es wird ein IP-Core für robustes Design und Alterungsüberwachung vorgestellt. Dieser kann mittels Synthese Technologie-unabhängig implementiert und so zur Erkennung von beschleunigten Alterungseffekten durch TID (Total Ionizing Dose) eingesetzt werden. Durch die TMR-Implementierung (Triple Modular Redundancy) eignet sich dieses IP-Core-Konzept auch zur Erkennung und zur Vermeidung von Softerrors (SEU, Single Event Upset). Mit dem eingebetteten Verzögerungspfad wird ein Ringoszillator realisiert, womit Alterungseffekte über Delay- bzw. Frequenzmessung bestimmt und ausgewertet werden können. Dies wurde durch umfangreiche Online-Feldtests verifiziert. Die JTAG-Schnittstelle ermöglicht das Auslesen der Informationen für die Offline-Analyse.

**Schlüsselwörter:** ionisierende Strahlung, robustes Design, TMR, TID, Alterung, Ring-Oszillator

## I. EINLEITUNG

Durch die stetige Verkleinerung der Strukturen von mikroelektronischen Schaltungen wird der störende Einfluss von Alpha-Teilchen, Neutronen und ionisierender Strahlung immer kritischer und damit eine Herausforderung für das Schaltungs-Design.

Softerrors und Alterungseffekte waren ursprünglich nur ein Problem der Raumfahrt. Die steigenden FIT-Raten (Failure In Time) werden mehr und mehr auch bei kritischen Anwendungen u.a. in Luftfahrt, Medizintechnik und Automobilindustrie problematisch.

Viele Techniken werden vorgeschlagen um Softerrors zu erkennen und zu vermeiden [1-4]. Die Paritätsprüfung sowie die Fehlerkorrektur (ECC, Error Correcting Code) wird verwendet, um Datenfehler zu erkennen und zu korrigieren. Verschiedene Erkennungs- und Korrekturmaßnahmen für Bitfehler in Registern und Flipflops sowie in der kombinatorischen Logik werden in den genannten Publikationen vorgestellt.

Besonders in ionisierenden Strahlungsfeldern zeigen sich Alterungseffekte aufgrund von TID (Total Ionizing Dose). Die

beschleunigte Alterung kann on-chip überwacht werden, um frühzeitigen, funktionellen Ausfällen vorzubeugen. Diese Themen werden z. B. in [5-6] diskutiert.

In [7-8] wird eine robuste Design- und Testmethodik für Online-Überwachung erörtert. Die vorliegende Arbeit erweitert und vervollständigt diese Methodik zu einem wiederverwendbaren VHDL/IP-Core, der dann auch ohne komplexe Kalibrierungen eingesetzt werden kann.

## II. ROBUSTES FLIPFLOP R-FF

Der IP-Core wird auf Basis der r-FF-Methodik (Abbildung 1) realisiert, um Strahlungseffekte in hochenergetischen Strahlungsumgebungen zu detektieren und Fehler zu korrigieren.

Das r-FF hat folgende Eigenschaften: Fehlerdetektion (ED), Fehlerlokalisierung (EDO), Fehlerkorrektur (VDO) und Überwachung von Alterungseffekten (Delaykette).

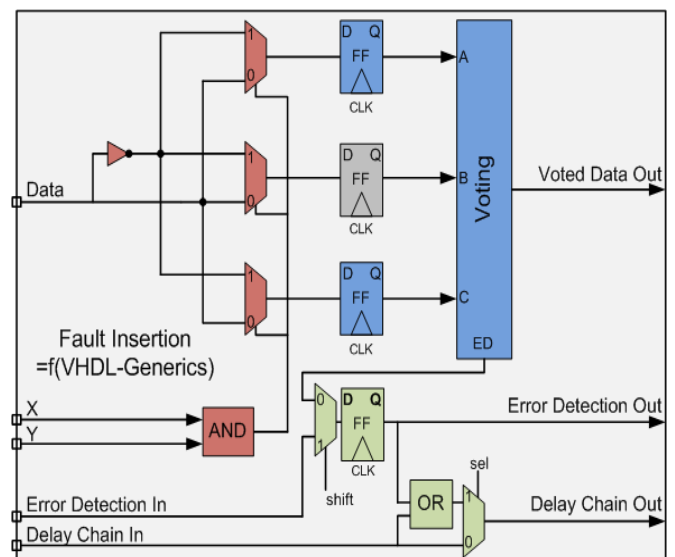


Abbildung 1 Prinzipielle Architektur des r-FF (robustes Flipflop)

### III. IP-CORE

Die Struktur dieses IP-Core wird in Abbildung 2 gezeigt. Der Hauptteil des IP-Cores besteht aus einem konfigurierbaren Signatur-Generator und einem Detektor-Array. Die Fehler-Informationen werden abgetastet und in Registern gespeichert. Sie können über eine standardisierte Schnittstelle für die Offline-Analyse ausgelesen werden.

Die Überwachung der Alterungseffekte erfolgt durch eine Frequenzmessung des Ring-Oszillators, der mit den Verzögerungselementen in der r-FF-Struktur realisiert wird.

Der IP-Core wurde mittels eines VHDL/RTL-Design-Flows spezifiziert und synthetisiert; dabei konnten Problematiken wie Redundanz (TMR, Delaychain) und kombinatorische Feedback-Schleifen (Ringoszillator), welche normalerweise in synchronen Schaltungen vermieden werden sollten, beherrscht werden.

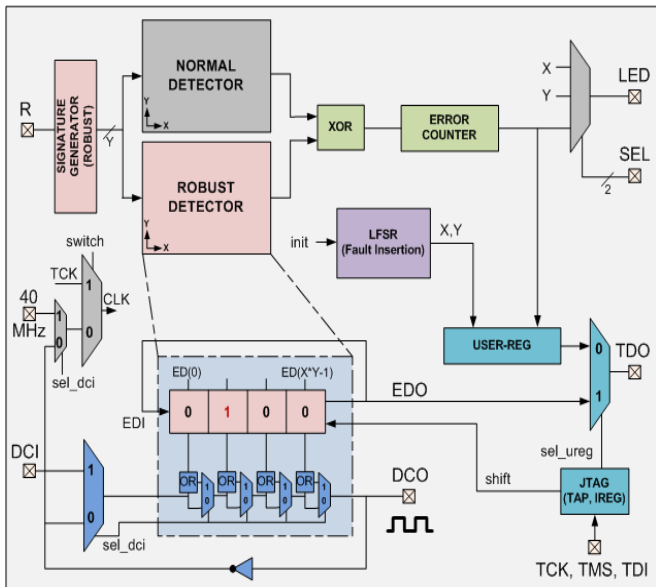


Abbildung 2 Prinzipieller Aufbau des IP-Cores

Die Implementierung erfolgte auf den Actel/Microsemi-Plattformen ProASIC3/E-Starter-Kit (Demonstrator), Fusion und SmartFusion. Die Verifikation und Validierung erfolgte sowohl simulativ als auch mit der realen Hardware (Demonstrator) jeweils per pseudo-zufällige Fehleraktivierung (LFSR).

### IV. MESSUNGEN

Das Testsystem für den Feldtest ist in Abbildung 3 dargestellt. Es sind 8 Fusion Boards auf einem Holzbrett montiert. Die Frequenz der einzelnen Ring-Oszillatoren wurde direkt über BNC-Verbindungen gemessen.

Ein konfigurierbares Adapterboard verbindet die JTAG-Schnittstellen der einzelnen Boards zu einer einzigen Scankette. Diese wird über ein USB/LCPS-Programmier-Interface angesteuert. Die Konfiguration und die Auswertung wurden mit PYTHON-Skripten über die JTAG-Schnittstelle ermöglicht.

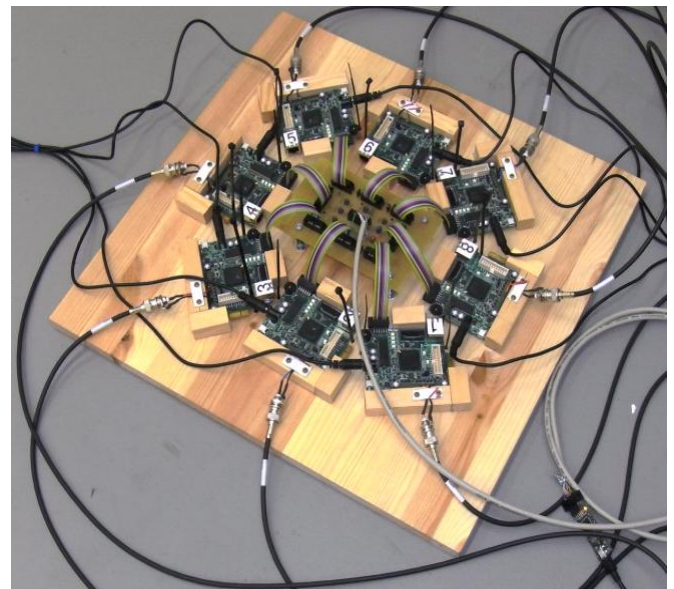


Abbildung 3 Fusion-Boards auf einem Holzbrett

Dieses Holzboard wurde in einem Strahlenbunker der ionisierenden Strahlung von medizinischen Strahlentherapie-Geräten (Linearbeschleuniger, LINAC, Abbildung 4) ausgesetzt.

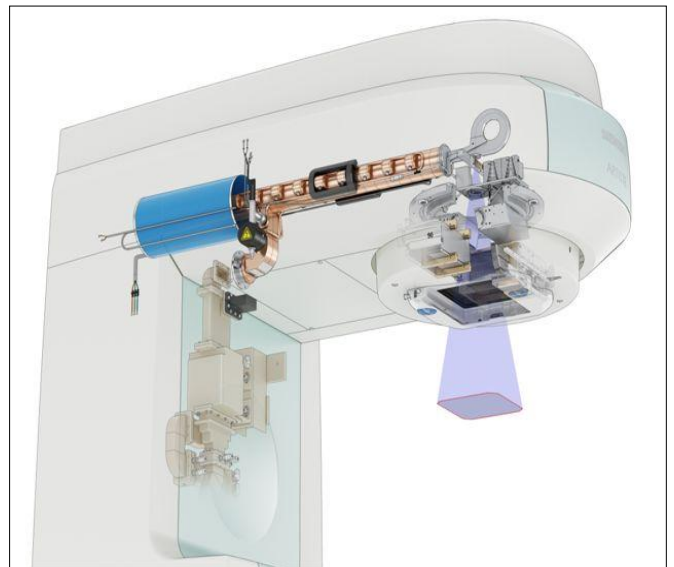


Abbildung 4 Prinzipieller Aufbau eines LINAC (Source: Wikipedia)

Die Neutronen-Messungen wurden bei einer Beschleunigungs-Energie von etwa 25 MeV durchführt. Dabei wurden die Testobjekte sieben Tage im Bunker außerhalb des Strahls einer Gesamtdosis von insgesamt etwa 6000 Gy ausgesetzt. Aufgrund der geringen FIT-Rate von etwa 1400 FIT pro Mbit und den implementierten 80 kbit FFs in den Testobjekten konnten keine Soft-Errors gefunden werden.

Der Photonentest wurde mit einer Energie proportional zu 6 MeV über drei Tage mit einer Dosis von etwa 1 Gy pro Minute durchgeföhrt. Für die TID-Messung wurde das

Testobjekt ungeschirmt im Zentrum des Strahls platziert, um resultierende Alterungseffekte nachzuweisen.

### V. ERGEBNISSE

Die Ergebnisse in Abbildung 5 (Darstellung Strahlendosis und Frequenzänderung über die Zeit) zeigen eine Verschlechterung des Frequenzverhaltens des Ring-Oszillators von etwa 15% während des ersten Tages bei einer Gesamtdosis von etwa 400 Gy. Am Ende des zweiten Tages zeigten sich drastische Auswirkungen bei einer Gesamtdosis von etwa 800 Gy. Ausgehend von anfangs einigen Bit-Fehlern ist der Fehlerzähler bei einer Frequenz von ca. 40% des ursprünglichen Wertes übergelaufen. Die Frequenzänderung erfolgte dabei exponentiell über der Zeit. Mögliche Fehlerursachen in der Detektorfunktionalität sind erhöhte Verzögerungszeiten in der Kombinatorik, Effekte in der Taktverteilung (Anstiegszeiten, Skew) sowie ggf. auch lokale Stresseffekte.

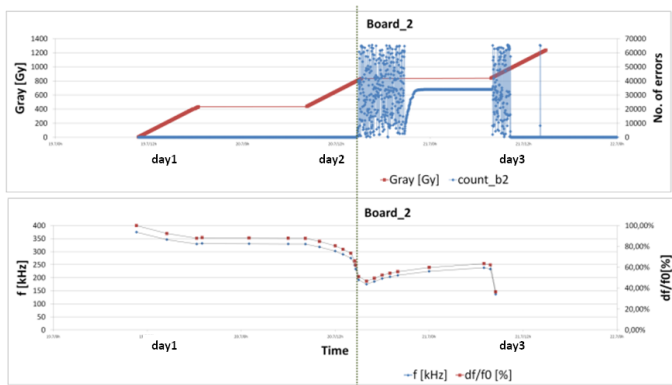


Abbildung 5 Photonen, TID und Selbstheilungseffekte

In der folgenden Nacht ohne Strahlenbelastung konnten Selbstheilungseffekte beobachtet werden. Die Schaltung erholte sich wieder und der Fehlerzähler stoppte bei einer Frequenz von etwa 55% des ursprünglichen Wertes. Bei weiterer Bestrahlung am dritten Tag bis zu einer Gesamtdosis von etwa 1000 Gy fiel die Frequenz auf etwa 30% des ursprünglichen Wertes ab. Die Funktionalität war nicht mehr gegeben, und die Testobjekte irreversibel beschädigt.

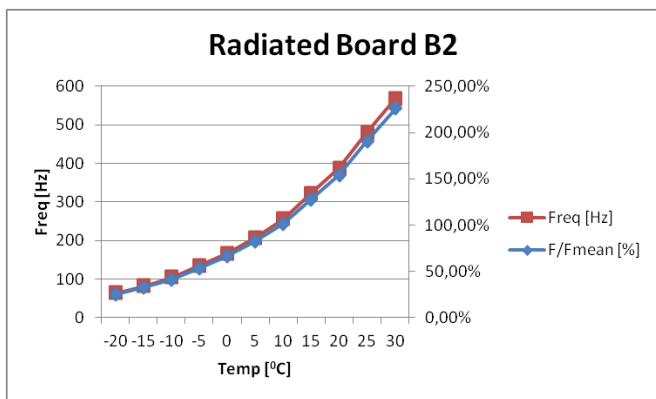


Abbildung 6 Temperaturabhängigkeit des bestrahlten Ringoszillators

Weitere Messungen (siehe Abbildung 6) ergaben, dass die Verzögerungszeiten bzw. die Frequenz der bestrahlten Boards sehr empfindlich auf Prozess-, Spannungs-, und Temperaturänderungen (PVT) reagiert. Ein Vergleich mit neuen Boards zeigte, dass hier ein großer Einfluss von temperaturabhängigen Selbstheilungsprozessen zu berücksichtigen ist.

### VI. ZUSAMMENFASSUNG

Der wiederverwendbare digitale IP-Core für strahlungssensitive mikroelektronische Schaltungen ist redundant ausgelegt und kann Softerrors detektieren und korrigieren (TMR). Beschleunigte Alterungseffekte aufgrund von ionisierender Strahlung durch die Gesamtdosis (TID), d.h. Akkumulierung und Überlagerung von resultierenden Effekten (z.B. NBTI, PBTI und HCI), können frühzeitig erkannt werden.

Die Messungen und Feldtests in realen Strahlungsumgebungen von medizinischen Geräten für die Strahlentherapie sowie von AXI-Equipment (automatische Röntgeninspektion) konnten die Einsatzfähigkeit dieses Konzepts bestätigen.

### VII. AUSBLICK

Um umfangreiche und komplexe Kalibrierungsmaßnahmen zu vermeiden wurden bereits neue Ideen diskutiert und implementiert (IP). Es sind Design-Pakete für verschiedene ASIC/FPGA-Technologien in Planung, damit ein PVT-unabhängiger IP-Core auch als verschlüsselte ASIC/FPGA-Netzliste künftig für Pilotprojekte zur Verfügung gestellt werden kann.

### ANERKENNUNG

Grundlegende Arbeiten wurden im Rahmen des Verbundprojektes "RedunSys" durchgeführt, gefördert durch den EFRE-Cluster-Projectfonds sowie das Leitprojekt Medizintechnik BayMED, und unterstützt von der LGA, Innovationsberatungsstelle Nordbayern (Az.TP95a/08-IBN/p-1761/08).

### LITERATUR

- [1] Mitra, S. et al, "Robust system design with built-in soft-error resilience", Computer, Volume 38, Issue 2, Feb. 2005
- [2] Baumann, R, "Soft errors in advanced computer systems," IEEE Design & Test of Computers, Volume 22, Issue 3, May-June 2005
- [3] Dupont, E.; Nicolaidis, M.; Rohr, P.; „Embedded robustness IPs for transient-error-free ICs,“ IEEE Design & Test of Computers, Volume 19, Issue 3, May-June 2002
- [4] Wang, J J, „Radiation effects in FPGAs“, 9th Workshop on Electronics for LHC Experiments, Amsterdam, 2003
- [5] Blome, J. Shuguang Feng Gupta, S. Mahlke, „Self-calibrating OnlineWearout Detection“, MICRO 2007, 1-5 Dec. 2007
- [6] Ridgetop Group, "Sentinel Silicon™, Application Book," www.ridgetop-group.com
- [7] Schmid, J. et al, A Robust VHDL Design & Test Methodology for a Radiation Hardened Diagnosis Device, TuZ 2010, Paderborn
- [8] Schmid, J. et al, An advanced VHDL/IP-core for embedded aging monitoring of analog and mixed signal applications in sensitive radiation environments, Analog 2011, Erlangen